



TD E2 EM7ECEFM

TDs Conception de circuits analogiques

TD Entrainement : - Stabilisation d'une tension par diode zéner

TD Entrainement : - Stabilité du point de repos par résistance d'émetteur

TD1 : - Dispersions de caractéristiques d'un JFET

TD2 : - Réponse en fréquence d'un étage cascode

TD3 : - Conception d'un filtre passe-haut Butterworth d'ordre 4

TD4 : - Etage différentiel à charges actives

TD5 : - Oscillateur de Wien

TD6 : - Etage de puissance push-pull série

TD7 : - Push-pull série piloté par AOp et contre-réaction

Remarque : Le TD doit être préparé avant la séance ;
Séance(i) → TD^{n°(i)}

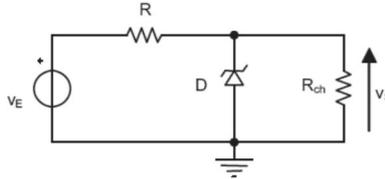
Cours E2 : C. Viallon

Intervenants TDs E2 : Gaboriau F. // Perisse T.

TD d'entraînement :

Stabilisation d'une tension par diode zener

L'étude porte sur le circuit à diode zener suivant.



La tension $v_E(t) = V_{E_0} + v_e(t)$, $v_e(t)$ étant l'ondulation résiduelle issue du filtrage, est appliquée à l'entrée du circuit. Une tension $v_S(t) = V_{S_0} + v_s(t)$ est recueillie sur la charge.

Les résistances statique R_Z et dynamique r_z de la diode zener sont de valeur négligeable devant la résistance R .

Etude du régime continu

1. Donnez l'expression de la tension V_{S_0} aux bornes de la charge.
2. Ecrivez la condition pour que la stabilisation ait bien lieu (polarisation de la diode dans sa zone d'avalanche).
3. Ecrivez la condition pour que la puissance dissipée en régime permanent soit inférieure à la puissance maximale (données constructeur).

Etude du régime dynamique aux faibles signaux

4. Donnez l'expression de la tension $v_s(t)$ aux bornes de la charge.
5. En supposant que $R_{ch} \gg r_z$, discutez de la stabilité en dehors des problèmes liés à la température et au vieillissement de la diode. On rappelle qu'une tension est stabilisée (et non régulée) quelle que soit la variation de la source (stabilisation amont) et quelle que soit la variation de la charge (stabilisation aval).

TD 1 :

Dispersion de caractéristiques d'un JFET

L'étude porte sur la comparaison de la dispersion, en régime continu, obtenue à partir de deux topologies de schéma (figures 1 et 2). Le constructeur donne les dispersions suivantes pour le transistor à effet de champ de type 2N4416A :

dispersions maximales → $I_{DSS} = 15\text{ mA}$, $V_P = -6\text{ V}$

dispersions minimales → $I_{DSS} = 5\text{ mA}$, $V_P = -2.5\text{ V}$

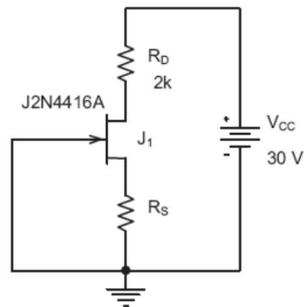


Figure 1

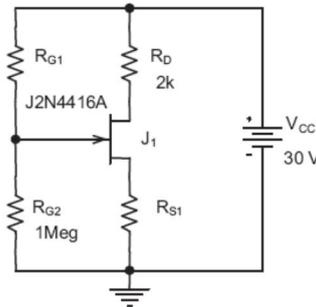


Figure 2

Polarisation automatique (figure 1)

1. Calculez la résistance de source R_S pour avoir le point de fonctionnement $V_{GS_0} = -2\text{ V}$ dans le cas de dispersion maximale.
2. Evaluez la dispersion sur I_{D_0} , V_{DS_0} , V_{GS_0} .

Polarisation mixte (figure 2)

3. En prenant la résistance de source $R_{S_1} = 3 R_S$, calculez la résistance de pont de grille R_{G_1} pour avoir le point de fonctionnement $V_{GS_0} = -2\text{ V}$ dans le cas de dispersion maximale.
4. Evaluez la dispersion sur I_{D_0} , V_{DS_0} , V_{GS_0} .

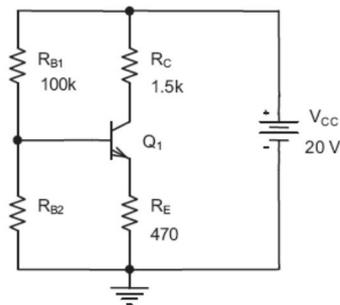
Comparaison

5. Concluez sur le choix de la topologie du circuit.

TD d'entraînement :

Stabilité du point de repos par résistance d'émetteur

L'étude porte sur le comportement du montage de la figure ci-dessous en fonction de la température.



Le transistor, de type 2N1711 ($\beta_{\text{typique}} = 150$), possède les caractéristiques constructeur

$$P_{\text{tot}}(T_A \leq 25^\circ\text{C})_{\text{max}} = 0.8 \text{ W}, T_{\text{J,max}} = 200^\circ\text{C}, R_{\text{th,JA}} = 220^\circ\text{C/W}, R_{\text{th,JB}} = 58^\circ\text{C/W}$$

Etude du régime continu

1. En supposant $I_B \ll I_C$ et $V_{BE} \ll V_{CE}$, écrivez que la puissance P_d dissipée dans le transistor, satisfait à la condition $dP_d/dI_C = 0$ et déduisez le point de repos correspondant et la valeur de la résistance R_{B_2} nécessaire pour polariser correctement le transistor ($V_{BE_0} \cong 0.6 \text{ V}$).
2. En prenant comme valeur de température ambiante $T_A = 25^\circ\text{C}$, calculez la température T_J de la jonction.

Stabilité en température

3. Dans le cas général, écrivez $I_C = [\beta(T), V_{BE}(T), I_{CBO}(T)]$.
4. Déduisez les facteurs de stabilité $S_I = \partial I_C / \partial I_{CBO}$, $S_V = \partial I_C / \partial V_{BE}$, $S_\beta = \partial I_C / \partial \beta$.
5. Évaluez dans le cas du montage dI_C/dT et dV_{CE}/dT sachant que, pour le silicium, le fabricant indique $dV_{BE}/dT \cong -2.5 \text{ mV}/^\circ\text{C}$, $d\beta/(\beta dT) \cong 0.5 \text{ \%}/^\circ\text{C}$, $dI_{CBO}/(I_{CBO} dT) \cong 11 \text{ \%}/^\circ\text{C}$ et $I_{CBO} = 1 \text{ nA}$ à 25°C .

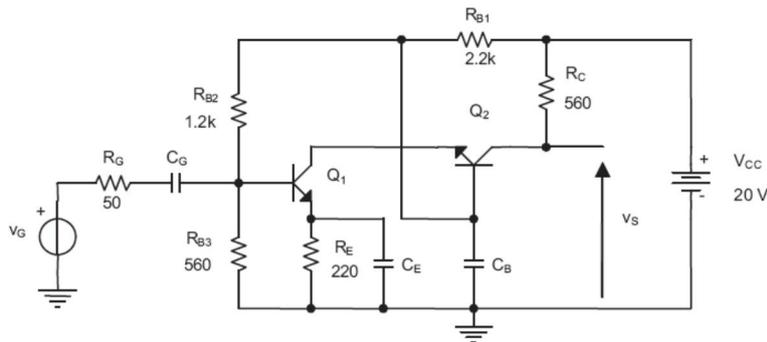
TD 2 :

Réponse en fréquence d'un étage cascode

L'étude proposée porte sur le comportement en fréquence du montage de la figure ci-dessous. Les deux transistors sont supposés identiques :

$$\beta = 100, f_t = 100 \text{ MHz}, C_{bc} = 4 \text{ pF}, V_A = \infty$$

Les composants C_G, C_B, C_E sont respectivement des condensateurs de liaison et un condensateur de découplage.



Etude du régime continu

1. Dans l'hypothèse où l'on suppose les courants de base des transistors négligeables devant le courant circulant dans la maille définie par R_{B1}, R_{B2}, R_{B3} et V_{CC} , déterminez les points de fonctionnement des deux transistors. Validez cette hypothèse.

Etude du régime dynamique aux faibles signaux

2. Déduisez les paramètres r_{be} des transistors de l'étude précédente.
3. Aux fréquences moyennes, calculez les valeurs de la résistance d'entrée z_e , de la résistance de sortie z_s et du gain en tension $A_{V_0} = v_s/v_g$ du montage.
4. Déterminez la fréquence de coupure haute.
5. Donnez les spécificités d'un tel amplificateur.

TD 3 :

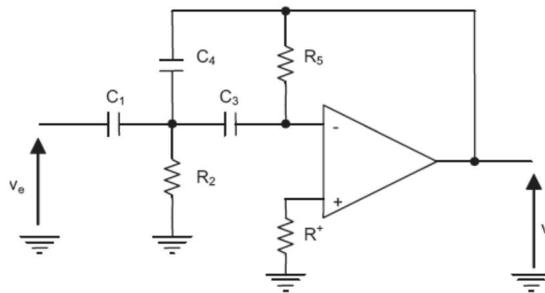
Conception d'un filtre passe-haut Butterworth d'ordre 4

Le but du problème est de concevoir un filtre de Butterworth d'ordre 4. Les caractéristiques réelles sont celles d'un filtre passe-haut de gain unité et de bande passante à -3 dB égale à 300 Hz. La structure à contre-réaction multiple (structure de Rauch) est choisie pour la réalisation des cellules d'ordre 2.

Réponse de Butterworth

1. Trouvez l'expression du polynôme de Butterworth à partir du calcul des pôles de la fonction de transfert générale, pôles vérifiant les conditions de stabilité.
2. Ecrivez la fonction de transfert dénormalisée du filtre passe-bas de pulsation de coupure ω_c . Déduisez alors l'expression du filtre passe-haut par transformation conforme.
3. Identifiez les paramètres ω_n et ζ de chaque cellule à la forme canonique.

Structure à contre-réaction multiple



4. Donnez l'écriture de la fonction de transfert $H(p) = \frac{V_s(p)}{V_e(p)}$ en fonction des composants passifs pour la réalisation d'une cellule passe-haut utilisant un amplificateur parfait en régime linéaire.
5. Identifiez les paramètres qui caractérisent le filtre (gain H_0 , pulsation naturelle ω_n , coefficient de surtension ζ).
6. Ecrivez les expressions des sensibilités des paramètres $K = |H_0|$, ω_n et ζ en fonction des composants passifs.
7. En supposant que les condensateurs possèdent la même valeur et si tous les composants sont choisis à la tolérance de 1%, donnez les variations relatives de ces paramètres dans le pire cas.

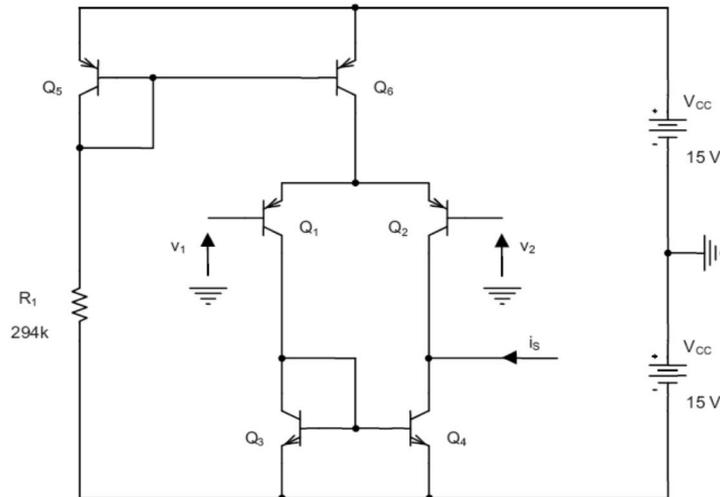
Réalisation du circuit

8. Discutez de l'interaction des cellules et de la stabilité du montage.
9. En considérant les données du problème, pouvez-vous évaluer tous les composants passifs d'une cellule ?
10. Les condensateurs C_1 et C_3 étant choisis à la valeur de 47 nF, évaluez les composants restants, y compris les résistances R^+ qui permettent de minimiser l'influence des courants de polarisation sur la composante continue de sortie des amplificateurs.

TD 4 :

Etage différentiel à charges actives (1^{ère} partie)

L'étude porte sur la caractérisation de l'étage différentiel de la figure ci-dessous. Les transistors sont supposés technologiquement identiques avec $\beta = 200$, $V_A = 100 \text{ V}$.



Compréhension du schéma

1. Identifiez les parties du circuit et précisez leurs fonctions.

Etude du régime continu

2. Dessinez le montage et évaluez les courants de collecteur, ainsi que le courant de sortie I_S .

Etude du régime dynamique (faibles signaux aux fréquences moyennes)

3. Afin d'alléger le calcul analytique, les paramètres r_{ce} des modèles aux faibles signaux des transistors Q_1 et Q_2 seront négligés. Évaluez les autres paramètres r_{be} et r_{ce} des transistors et caractérisez les quadripôles formés par les sources de courant. Dessinez le schéma résultant.
4. Dessinez le schéma équivalent du montage dans son régime différentiel.
5. Écrivez les expressions de la résistance différentielle d'entrée Z_d , de la résistance de sortie Z_s et du transfert i_s/v_d et dessinez le quadripôle issu de cette caractérisation en précisant les conditions d'attaque et de charge pour obtenir un convertisseur tension-courant.
6. Déduisez la valeur du gain en tension A_d .
7. Dessinez le schéma équivalent du montage dans son régime de mode commun.
8. Évaluez le gain en tension A_c et déduisez la valeur du T_{RMC} (en dB).

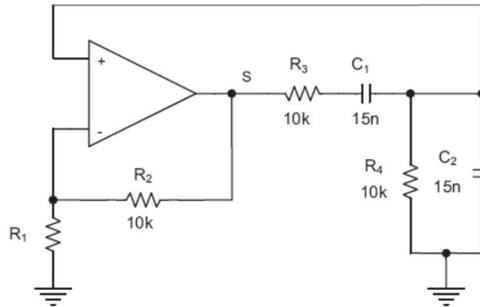
Etude du régime pseudo-continu

9. Écrivez la relation du transfert $I_S(V_D)$ et tracez cette courbe.
10. Donnez l'expression de la pente au point $V_D = 0$. Comparez ce résultat à l'expression du transfert trouvée en 7.
11. Évaluez la distorsion sur le courant de sortie $i_s(t)$ pour une amplitude crête de $v_d(t)$ égale à 25 mV.

TD 5 :

Oscillateur à pont de Wien

L'étude proposée concerne le circuit de la figure suivante, utilisant un amplificateur linéaire de tension supposé idéal.



Condition d'entretien des oscillations

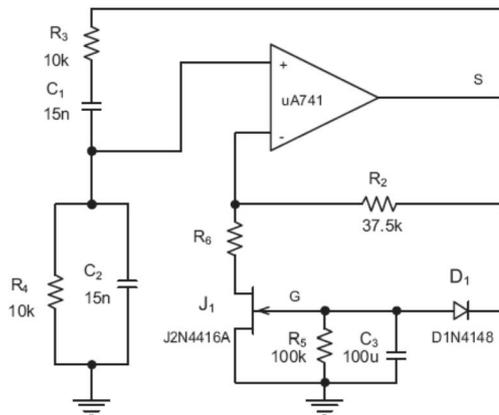
1. Ecrivez la fonction de transfert en boucle ouverte.
2. En boucle fermée, exprimez les conditions d'entretien d'oscillations sinusoïdales.
3. Donnez les règles de démarrage de l'oscillateur.
4. Calculez les valeurs de la fréquence f_{osc} des oscillations et de la résistance R_1 .

Stabilisation de l'amplitude des oscillations par thermistance

La résistance R_2 s'identifie à une thermistance à coefficient de température négatif telle que $R_2 = R_0 - a v_{eff}^2$ avec $R_0 = 11 \text{ k}\Omega$, $a = 10^3 \text{ }\Omega/\text{V}^2$ et v_{eff}^2 la valeur quadratique moyenne de la tension aux bornes de R_2 .

5. Vérifiez que la condition de démarrage est assurée.
6. Évaluez l'amplitude de la tension de sortie v_s en V_{pp} .

Stabilisation de l'amplitude des oscillations par résistance variable



La résistance variable est constituée d'un JFET travaillant dans sa zone ohmique et commandé en tension par un détecteur de crête, Dans ces conditions, la tension v_{ds} ne peut dépasser quelques



TD 5 suite :

dizaines de mV_{pp} , ce qui explique la présence de la résistance série R_6 sur la figure suivante. Le transistor possède les caractéristiques $I_{DSS} = 14 \text{ mA}$, $V_P = -4 \text{ V}$.

7. Donnez l'expression de la résistance R_{DS} du transistor.
8. Ecrivez l'expression de R_2 en fonction de R_{DS} , v_s et v_{ds} , puis l'expression de R_6 .
9. La diode possédant une tension de seuil V_0 , écrivez l'expression de V_{GS} en fonction de V_0 , v_{ds} et R_2 .
10. Évaluez R_{ON} , V_{GS} , v_s , R_{DS} et R_6 en prenant $v_{ds} = 80 \text{ mV}_{pp}$ et $V_0 = 0.6 \text{ V}$.
11. Vérifiez que la condition de démarrage est assurée.

TD 6 :

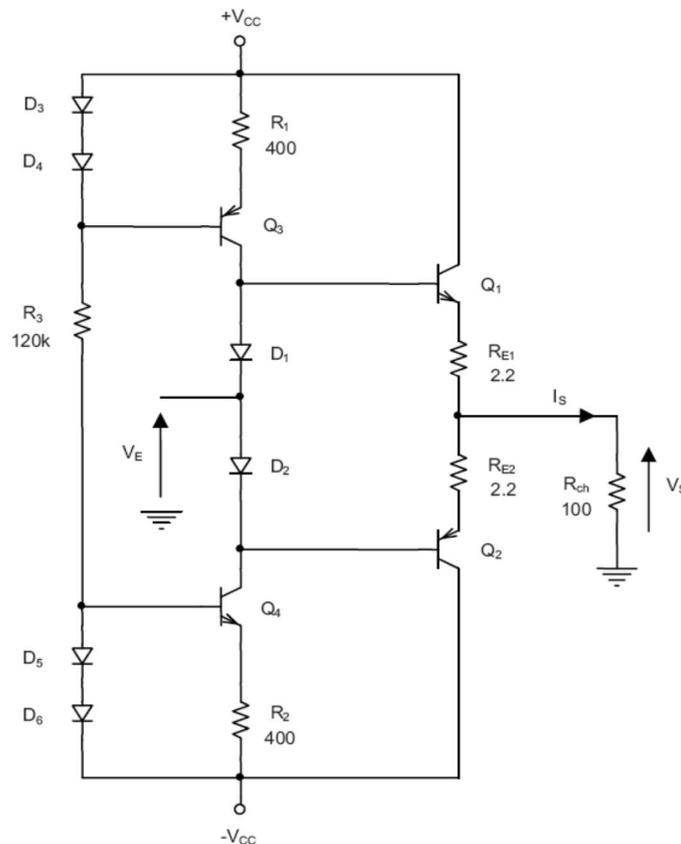
Etage de puissance push-pull série

L'étude porte sur le régime pseudo-continu de l'étage terminal de puissance de la figure ci-dessous. Les paires Q_1 - Q_2 de gain en courant $\beta = 100$, et Q_3 - Q_4 de gain en courant $\beta' = 250$, sont des transistors supposés technologiquement parfaitement complémentaires dont l'effet d'Early est négligé ($V_A = \infty$). Les diodes D_1 - D_2 et D_3 - D_4 - D_5 - D_6 sont identiques.

La valeur de la tension aux bornes d'une diode ou d'une jonction base-émetteur de transistor sera de l'ordre de 0.6 V, quelque soit le courant qui traverse le composant.

L'alimentation symétrique fournit des tensions $V_{CC} = \pm 15\text{ V}$.

Le montage fonctionne en classe AB tel que $I_{C1o} = I_{C2o} = 10\text{ mA}$.



Compréhension du schéma

1. Donnez une description du circuit.

Etude du régime continu

2. Déterminez les potentiels de nœuds et les courants circulant dans les branches du montage.
3. Évaluez la puissance fournie par les alimentations.

TD 6 suite :

La tension d'attaque du montage est augmentée jusqu'à une valeur telle que la tension de sortie approche la limite de l'écrêtage.

4. Évaluez la tension et le courant de sortie dans le cas où, d'une part, le transistor Q_3 est voisin de la saturation ($V_{EC_3} \cong 0.2 V$), et, d'autre part, le courant circulant dans la diode D_1 est supposé négligeable devant le courant de base de Q_1 .
5. Déterminez les potentiels de nœuds et les courants circulant dans les branches du montage.
6. Dimensionnez les résistances R_1 et R_2 pour satisfaire cette configuration.
7. Dans un contexte sinusoïdal de l'attaque et avec les nouvelles valeurs des résistances R_1 et R_2 , déterminez les variations de la tension V_{CE} des transistors Q_3 ou Q_4 , du courant traversant les diodes D_1 ou D_2 , du courant de base des transistors Q_1 ou Q_2 .
8. Évaluez le rendement maximum du montage.

TD 7 :

Push-pull série piloté par amplificateur de tension intégré et contre-réaction

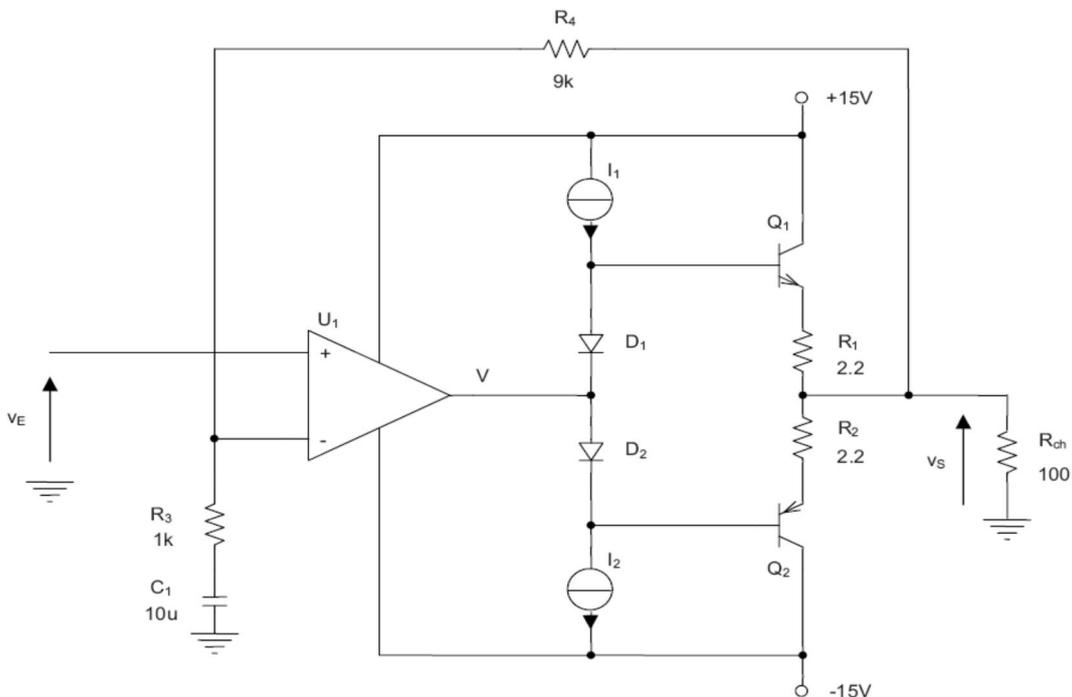
L'étude porte sur l'amplificateur de puissance représenté à la figure ci-dessous. Cette étude est effectuée en régime dynamique aux faibles signaux en tenant compte des paramètres suivants :

$$U_1 \rightarrow R_d = 1M\Omega, R_s = 100\Omega \text{ et fonction de transfert } \frac{10^5}{1 + \tau p} \text{ avec } f_h = \frac{1}{2\pi\tau} = 10 \text{ Hz}$$

$$Q_1, Q_2 \rightarrow \beta = 100, r_{be} = 80\Omega, r_{ce} = \infty, C_{be}, C_{bc} \text{ de valeurs négligeables}$$

$$D_1, D_2 \rightarrow r_d \cong 0\Omega$$

$$I_1, I_2 \rightarrow z_0 \text{ très grand}$$



Compréhension du montage

1. Expliquez brièvement ce montage et précisez le type de contre-réaction et la classe de fonctionnement.
2. Dessinez le montage sous forme de schémas-blocs faisant apparaître la chaîne directe $G(p)$ et la chaîne de retour $B(p)$.

Etude du régime dynamique aux fréquences moyennes

3. Caractérisez la chaîne directe (Z_e, Z_s vue par la charge, A_v) et de la chaîne de retour.
4. Caractérisez le montage en boucle fermée (Z_e', Z_s' vue par la charge, A_v') en vérifiant les conditions d'adaptation d'impédances.
5. Si un signal parasite v_p de $1 V_{pp}$ s'ajoute au signal v issu de l'amplificateur U_1 , exprimez la tension de sortie v_s en fonction des tensions v_e et v_p . Interprétez ce résultat.



TD 7 suite :

Etude du régime dynamique aux fréquences hautes et basses

6. Calculez la fréquence de coupure haute.
7. Dessinez le schéma équivalent aux basses fréquences et calculez la fréquence de coupure basse.
8. Tracez la réponse en fréquence du gain en tension dans le plan de Bode.
9. Déterminez les expressions des impédances d'entrée et de sortie en fonction de la fréquence et interprétez les résultats.
10. Pour un signal d'entrée en forme d'échelon, déterminez le temps de montée du signal de sortie, temps défini entre 10 et 90 %.