



TD E1

Systemes électroniques non linéaires

TD 1 : TD ELN NL

TD 2 : 2 TDs CNA basés sur les Cis :
Datasheet AD7520
Datasheet DAC0800

TD 3 : TD CAN à intégration numérique :

TD 4 : TD CAN double rampe :

TD 5 : TD CAN Sigma-Delta

Intervenants Cours / TDs /TPs :
Leymarie H. // Camps T.// Perisse T.

Bibliographie :

- | | | |
|--|--------------------------|--------------------------|
| - <i>Principes de conversions</i> | <i>Jean-Paul Troadec</i> | <i>Dunod</i> |
| - <i>Acquisition de données</i> | <i>Georges Asch</i> | <i>Dunod</i> |
| - <i>Traitement des signaux et acquisition de données (cours et exercices résolus)</i> | <i>Francis Cottet</i> | <i>Dunod.</i> |
| - <i>Techniques de l'ingénieur</i> | <i>Claude Prévot</i> | <i>E370, E371, E372.</i> |

A) on considère le montage de la figure 1 : l'amplificateur opérationnel est idéal, si $V_D < 0,6V$ la diode est bloquée ($I_D = 0A$) et quand la diode est passante la tension à ses bornes est de $V_D = 0,6 V$.

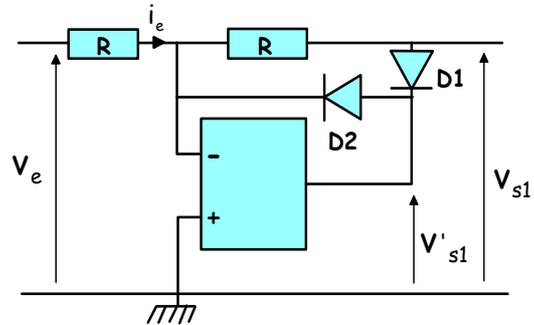


Fig 1

A.1) Pour une tension d'entrée positive $V_e > 0v$, donner l'état de conduction des diodes (D1, D2) en le justifiant (hypothèses et vérifications), puis après avoir simplifié le circuit, calculer l'expression littérale et numérique du courant d'entrée i_e , des tensions de sortie V_{S1} et $V'S1$.

A.2) Pour $V_e < 0v$, donner l'état de conduction des diodes (D1, D2) en le justifiant (hypothèses et vérifications), puis calculer l'expression littérale et numérique des tensions de sortie V_{S1} et $V'S1$. En déduire la fonction de ce montage.

B) On considère le montage de la figure 2, où l'A.O.P est idéal. Calculer l'expression littérale du gain en tension $AV_2 = V_{s2}/V_e$ en fonction des éléments du circuit.

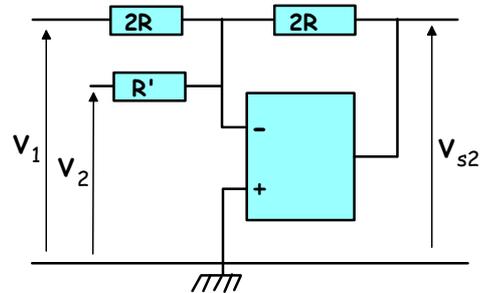


Fig 2

C) On considère le montage de la figure 3, où l'A.O.P est idéal.

C.1) Calculer l'expression littérale du gain en tension $AV = V_{s3}/V_e$.

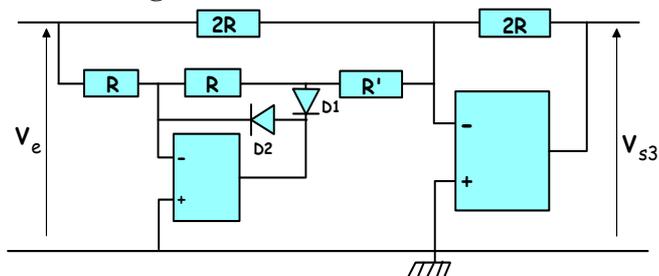


Fig 3

C.2) Quel doit être la valeur de R' pour réaliser un montage redresseur sans seuil.

D) On considère le montage de la figure 4, où l'A.O.P est idéal, calculer l'expression littérale du courant d'entrée " i_e " et du gain en tension $AV_2 = V_{s2}/V_e$ en fonction des éléments du circuit et du signe du signal d'entrée ($V_e > 0$ ou < 0). Quel est sa fonction?

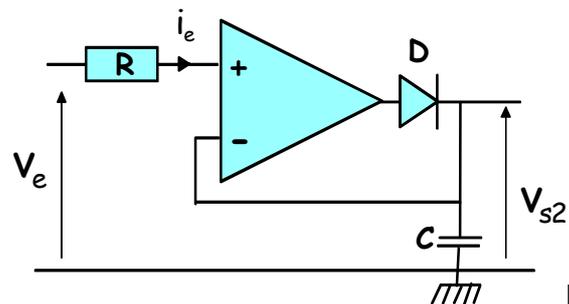


Fig 4

E) On considère le montage de la fig.5, où : l'A.O.P est idéal; $R_2 = 5.R$ et $R_3 = 10.R$; si $V_D < 0,6V$ la diode est bloquée ($I_D = 0A$) et quand la diode est passante la tension à ses bornes est $V_D = 0,6V$. Calculer l'expression littérale et numérique du gain en tension $AV_3 = V_{s3}/V_e$ pour $V_e > 0$ et $V_e < 0$

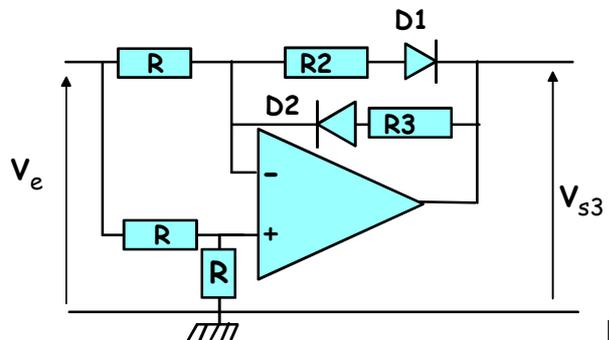


Fig 5

TD n°2 : TD CNA basé sur le CI AD7520 (cf doc constructeur):

Analyse du CI AD7520 :

- 1- Schéma p3 du datasheet :

Donner l'expression des courants I_{out1} et I_{out2} en fonction des entrées numériques Bit1(MSB), Bit2, ..., Bit10(LSB) (les broches (1) et (2) sont à la masse et la broche (16) en l'air).

Applications :

- 2- Figure 8 (p5 datasheet) :

Donner V_{out} en fonction de $R_{feedback}$ et de I_{out1} ?
Quel est le code correspondant cette configuration ?
Valeur pleine échelle ? et Quantum ?

- 3- Reprenons la figure 8 (p5 datasheet) et V_{out} n'est plus rebouclé sur la broche (16) mais sur V_{ref} broche (15) et une tension analogique V_e attaque la broche (16).
Donner la relation entre V_{out} , V_e et les entrées numériques ?

- 4- Figure 9 (p6 datasheet) :

Quel est le code correspondant à cette configuration de câblage ?
Expliquer le rôle des différents éléments.

TD n°2 : TD CNA basé sur le CI DAC0800 (cf doc constructeur):

Analyse du CI DAC0800 :

- 1- A l'aide de la figure 7 du datasheet ; Donner l'expression de la tension de sortie E_0 en fonction de I_{ref} , R_0 , V_0 et de la valeur numérique N présente sur les entrées du CNA.

Applications :

- 2- Calculer R_{ref} pour avoir $I_{ref}=2\text{ma}$? ($V_{ref}=15\text{v.}$)

Proposer un schéma complet de câblage complet (CNA + composants externes) d'un convertisseur dont la tension de sortie varie entre -5v et +5v.

- 3- Tracer la caractéristique théorique $E_0=f(N)$.

E_0 n'est pas symétrique / à 0 . Proposer un montage permettant d'avoir une symétrie en sortie.



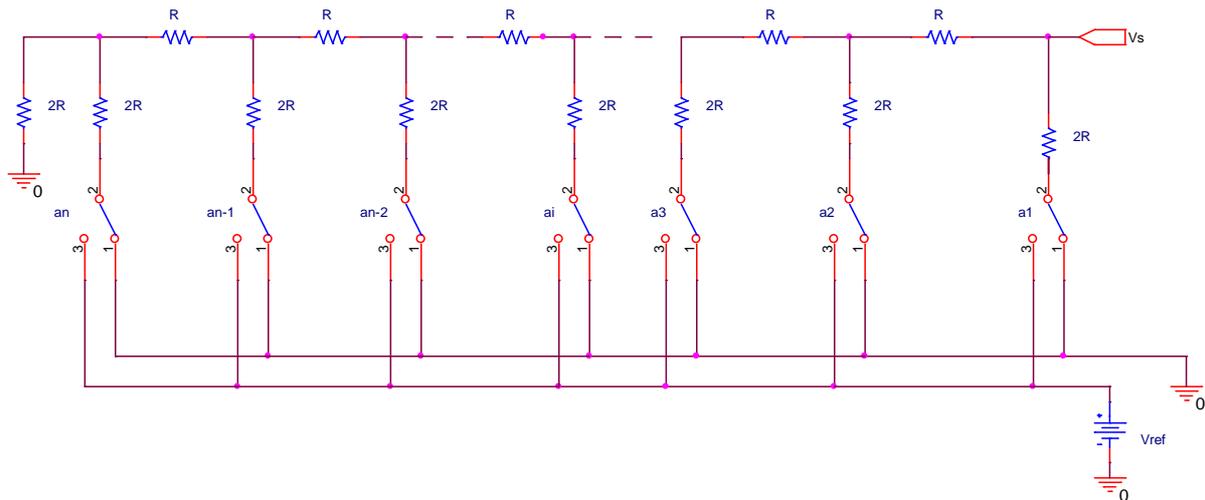
- 4- Calculer la valeur de la résolution du CNA ?
- 5- Donner le temps de conversion ? Le temps de propagation ?

Bibliographie :

- *Principes de conversions* *Jean-Paul Troadec* *Dunod*
- *Acquisition de données* *Georges Asch* *Dunod*
- *Traitement des signaux et acquisition de données (cours et exercices résolus)* *Francis Cottet* *Dunod.*
- *Techniques de l'ingénieur* *Claude Prévot* *E370, E371, E372.*

TD n°3 : TD CAN à intégration numérique :

La figure ci-dessous donne le schéma d'un convertisseur numérique-analogique R-2R de n bits. Les interrupteurs sont représentés pour les entrées numériques a_1, a_2, \dots, a_n à l'état bas.



1- Montrer que $V_s = V_{ref} * \left[\frac{a_1}{2} + \frac{a_2}{2^2} + \dots + \frac{a_n}{2^n} \right]$?

2- On donne $n=8$ et $V_{ref}=10$ V.

Quelle est la valeur de la pleine échelle PE ? du quantum Q ?

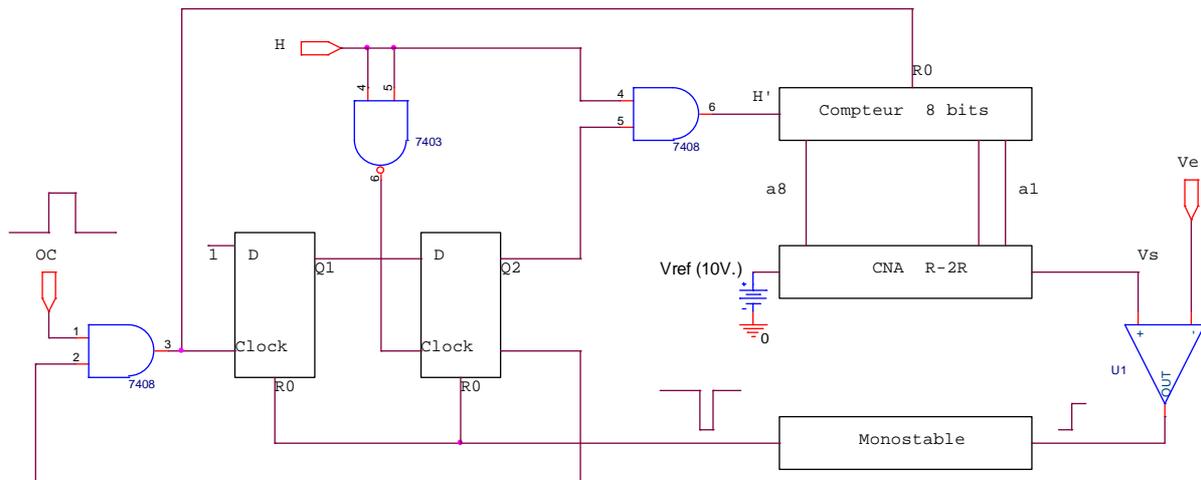
Représenter schématiquement la caractéristique de transfert du convertisseur ?

3- Le convertisseur R-2R précédent constitue la chaîne de retour d'un convertisseur analogique-numérique selon la figure ci-dessous.

Le signal d'horloge H est un signal carré de période T. Le compteur (8 bits) travaille en code binaire naturel, il commute sur les fronts négatifs des créneaux appliqués à son entrée d'horloge, sa remise à zéro est active au niveau haut.

Le monostable qui déclenche sur front positif délivre une brève impulsion qui remet à zéro les bascules D.

La conversion débute lorsqu'une brève impulsion est appliquée sur l'entrée OC. On suppose que la tension à convertir V_e est constante et positive.



3- 1 En supposant qu'initialement $Q1=Q2=0$.

Représenter graphiquement l'évolution, à partir du moment où un ordre de conversion OC est donné, des signaux $H, Q1, Q2, H', Ve$ et Vs (ces 2 derniers dans le même système d'axes), et des signaux en sortie du comparateur et du monostable.

3- 2 On désigne par N l'état du compteur lorsque la sortie du comparateur passe à 1.

Pour quel intervalle de valeur de Ve cet état est-il obtenu ?

En déduire le quantum Q' du CAN proposé ? Quelle est la valeur maximale de Ve qui peut être convertie ? Représenter schématiquement la caractéristique de transfert du CAN ?

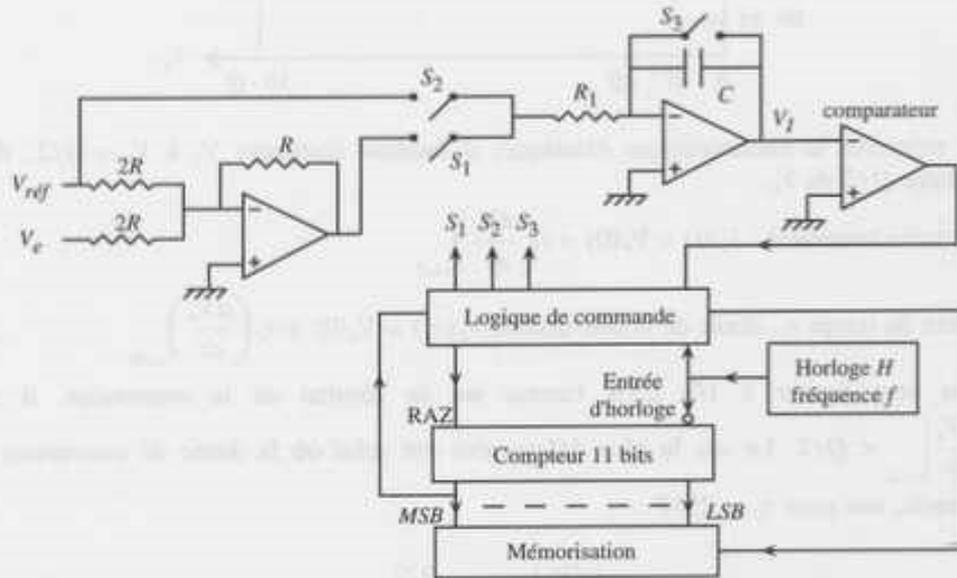
Que faudrait-il faire pour obtenir la caractéristique de transfert classique d'un CAN ?

4- Dans le CAN ci-dessus, on suppose maintenant que la tension Ve varie lentement durant la conversion, tout en restant dans les limites de fonctionnement du convertisseur.

Donner, en fonction de la période T de l'horloge H , la vitesse maximale admissible de variation de Ve si on veut limiter à $\frac{1}{2}$ LSB l'incertitude correspondante sur le résultat de la conversion ?



Pb n°4 : TD CAN double rampe :



ÉNONCÉ

La figure ci-dessus donne le schéma d'un convertisseur analogique-numérique.

L'horloge H délivre des signaux carrés de fréquence f . Le compteur travaille en code binaire naturel sur $n = 11$ bits et commute sur un front négatif d'horloge. Les amplificateurs sont supposés parfaits. On donne $V_{ref} = +10$ V et $f = 20480$ Hz.

Le principe de fonctionnement est le suivant.

– *Première phase*, provoquée par un front positif en sortie du comparateur : quand elle reçoit ce front positif, la logique de commande effectue les opérations suivantes :

- fermeture de S_3 pour maintenir V_f (sortie de l'intégrateur) à 0 (S_1 est ouvert et S_2 fermé) ;



- mémorisation de l'information contenue dans le compteur ;
- mise à zéro et maintien à zéro du compteur.
- *Deuxième phase* : sous l'effet du premier front négatif d'horloge qui suit les opérations précédentes, la logique de commande
 - libère la mise à zéro du compteur ;
 - ferme S_1 et ouvre S_2 et S_3 .
- *Troisième phase* : quand le *MSB* passe de 1 à 0, la logique de commande ouvre S_1 et ferme S_2 .

Dans les 5 premières questions, la tension à convertir V_e est supposé constante durant la conversion.

1) Étude de la deuxième phase

On prend comme instant initial le moment où S_1 se ferme.

1-1 Quelle est l'expression décrivant l'évolution de V_i durant cette phase ?

1-2 Exprimer la durée T_1 de cette deuxième phase en fonction de la fréquence f d'horloge. Application numérique.

2) Étude de la troisième phase

On prend comme nouvelle origine des temps le moment où S_2 se ferme.

2-1 Quelle est l'expression décrivant l'évolution de V_i durant cette phase ?

2-2 Quelle condition la tension V_e doit-elle vérifier pour que la troisième phase soit suivie de la première phase ? Exprimer, lorsque la condition précédente est remplie, la durée T_2 de la troisième phase en fonction de la fréquence f , de V_{ref} , et de V_e .

3) Représenter graphiquement, en relation avec le signal d'horloge, l'évolution de V_i sur l'ensemble d'un cycle de conversion. Indiquer l'état du compteur aux instants les plus significatifs du cycle.

4) On désigne par N l'équivalent décimal de l'information binaire mémorisée en début de la première phase. Pour quel intervalle de valeurs de V_e est-il obtenu ? En déduire la valeur du quantum Q et la valeur de pleine échelle. Représenter schématiquement la caractéristique de transfert du convertisseur.

5) Quel est le mot binaire mémorisé si $V_e = 5,35$ V ?

6) On suppose qu'à la tension constante $V_e = 5,35$ V est superposé un parasite sinusoïdal d'amplitude 100 mV et de fréquence 100 Hz. Quelle est l'indication du compteur à la fin de la conversion ?

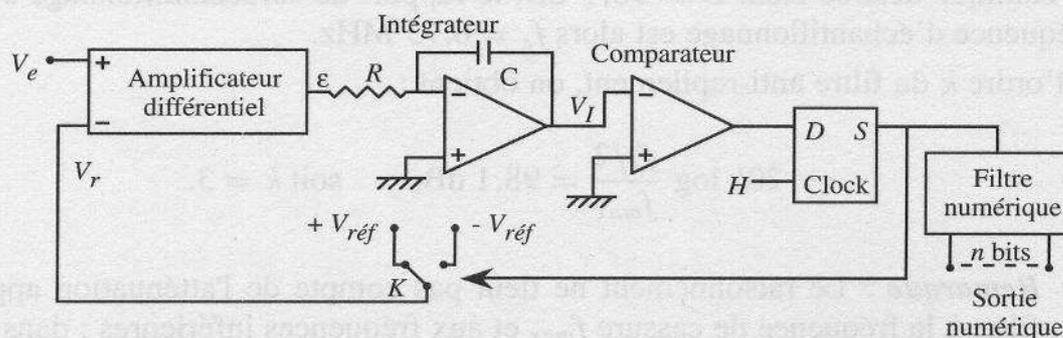
7) On suppose maintenant que V_e varie lentement avec le temps.

Quelle est la variation de vitesse maximale $(dV_e/dt)_{max}$ que l'on peut admettre si on veut limiter à $\pm 1/2$ LSB l'incertitude sur le résultat de la conversion ?

TD n°5 : TD CAN delta-sigma :

La figure ci-dessous présente le schéma de principe d'un convertisseur analogique-numérique delta-sigma de 1 bit. L'amplificateur différentiel délivre une tension $\epsilon = V_e - V_r$. Sur les fronts montants du signal d'horloge H de période T appliqué à son entrée Clock, la sortie S de la bascule D reproduit l'état logique du comparateur. Cette sortie S commande le commutateur K : si $S = 1$, $V_r = +V_{réf}$; si $S = 0$, $V_r = -V_{réf}$. Le filtre numérique mémorise les k dernières informations numériques qu'il a reçues sous forme série de la sortie S et délivre sur n bits (k est choisi tel que $k = 2^n$) l'équivalent en binaire naturel du nombre m de « 1 » présents dans l'information série de k bits.

La tension à convertir V_e est supposée constante. On prend $RC = T$.



1) Donner, en fonction de V_e , la variation $\Delta V_{I(1)}$ de la sortie V_I de l'intégrateur pendant une période T durant laquelle $V_r = +V_{réf}$. Donner de même la variation $\Delta V_{I(0)}$ de V_I pendant une période T durant laquelle $V_r = -V_{réf}$.

Quelles sont les limites entre lesquelles doit se situer V_e pour qu'au début de chaque période d'horloge la sortie de l'intégrateur se dirige vers 0 volt ?

2) Dans cette question, on prendra $V_{réf} = 1,6$ V et $k = 16$.

On prend comme instant initial $t = 0$ un front montant du signal d'horloge, et on suppose qu'à cet instant $V_I(t = 0) = -0,1$ V. Pour $V_e = -0,6$ V,

représenter les variations de V_I et de S en fonction de t/T pour $0 \leq t/T \leq 20$. Quelle est la caractéristique marquante commune à ces deux signaux ? Quelle est dans ce cas particulier l'information numérique m qui sera donnée par le filtre numérique ?

3) Donner sous forme littérale la valeur $V_e(m)$ de V_e pour laquelle, en régime permanent, le filtre numérique donnera la même indication numérique m à chaque période d'horloge (on remarquera que ceci exige que $V_I(t = kT) = V_I(t = 0)$ quel que soit l'instant initial coïncidant avec un front montant d'horloge).

4) Soit maintenant une valeur de V_e telle que $V_e = V_e(m) + \Delta V_e$, avec $0 < \Delta V_e < 2V_{réf}/k$. Exprimer, en fonction de ΔV_e , la variation $\Delta V_I(m)$ de V_I sur k périodes d'horloge lorsqu'on obtient $m \ll 1$ dans l'information série de k bits.

Exprimer, en fonction de ΔV_e , la variation $\Delta V_I(m+1)$ de V_I sur k périodes d'horloge lorsqu'on obtient $m+1 \ll 1$ dans l'information série de k bits.

En remarquant que sur un grand nombre de périodes d'horloge, la valeur moyenne de la variation ΔV_I de V_I doit être nulle, calculer, en fonction de ΔV_e , la probabilité P d'obtenir $m \ll 1$.

5) Le filtre numérique mémorise les informations successives obtenues à chaque période d'horloge, en déduit la probabilité P , et fournit la valeur m si $P > 0,5$ et la valeur $m+1$ si $P < 0,5$.

Quel est le code ? Quelles sont les valeurs de la pleine échelle, de l'étendue de mesure et du quantum ?

Représenter la caractéristique de transfert du convertisseur.

6) Déterminer la valeur minimale du rapport K de suréchantillonnage pour que, compte tenu de l'action du filtre numérique, les n bits de sortie soient significatifs.

Bibliographie :

- | | | |
|--|-------------------|-------------------|
| - <i>Principes de conversions</i> | Jean-Paul Troadec | Dunod |
| - <i>Acquisition de données</i> | Georges Asch | Dunod |
| - <i>Traitement des signaux et acquisition de données (cours et exercices résolus)</i> | Francis Cottet | Dunod. |
| - <i>Techniques de l'ingénieur</i> | Claude Prévot | E370, E371, E372. |